

DIALOG(R) File 351:Derwent I  
(c) 2002 Thomson Derwent. All rts. reserv.

012208556 \*\*Image available\*\*  
WPI Acc No: 1999-014662/ 199902  
XRPX Acc No: N99-011433

**Wavelet converter used in image compression and expansion - has external memory which stores data that went through horizontal and perpendicular frequency division in horizontal and perpendicular wavelet conversion processors**

Patent Assignee: MATSUSHITA DENKI SANGYO KK (MATU )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10283342	A	19981023	JP 9783628	A	19970402	199902 B

Priority Applications (No Type Date): JP 9783628 A 19970402

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 10283342	A		11 G06F-017/14	

Abstract (Basic): JP 10283342 A

The converter has a frame memory (101) that stores input image data for one screen. A frame memory manager (102) reads the pixel data horizontally and sequentially queued in a line in the stored image data. An LPF and an HPF divide the band of the read data. A horizontal wavelet conversion processor (103) performs horizontal frequency division on the image on one screen in multistage by decimating the divided data in half and reducing the amount of data based on the number of stages. Horizontal and perpendicular array transducers (104,105) with FIFO memory units perpendicularly arrange the data from the horizontal wavelet conversion processor.

Another set of LPF and HPF divide the band of the perpendicularly arranged data. Perpendicular wavelet conversion processors (106,107) perform perpendicular frequency division to the image of one screen using the divided data from the other LPF and HPF. The data that went through horizontal and perpendicular frequency divisions are stored in an external memory (109) through a memory manager (108).

ADVANTAGE - High-speed since two dimensions of wavelet conversions are performed in one-time access of external memory.

Dwg.1/13

Title Terms: CONVERTER; IMAGE; COMPRESS; EXPAND; EXTERNAL; MEMORY; STORAGE; DATA; THROUGH; HORIZONTAL; PERPENDICULAR; FREQUENCY; DIVIDE; HORIZONTAL; PERPENDICULAR; CONVERT; PROCESSOR

Index Terms/Additional Words: LOW-PASS; FILTER; HIGH-PASS; FILTER; FIRST-IN ; FIRST-OUT

Derwent Class: T01; U21; W02

International Patent Class (Main): G06F-017/14

International Patent Class (Additional): H03M-007/30; H04N-001/41; H04N-007/30

File Segment: EPI

Manual Codes (EPI/S-X): T01-J04B1; T01-J10D; U21-A05A2; W02-F07B; W02-J03B

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-283342

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

G 0 6 F 17/14

G 0 6 F 15/332

S

H 0 3 M 7/30

H 0 3 M 7/30

A

H 0 4 N 1/41

H 0 4 N 1/41

B

7/30

7/133

Z

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号

特願平9-83628

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22) 出願日

平成9年(1997)4月2日

(72) 発明者 尾▲崎▼ 康晴

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

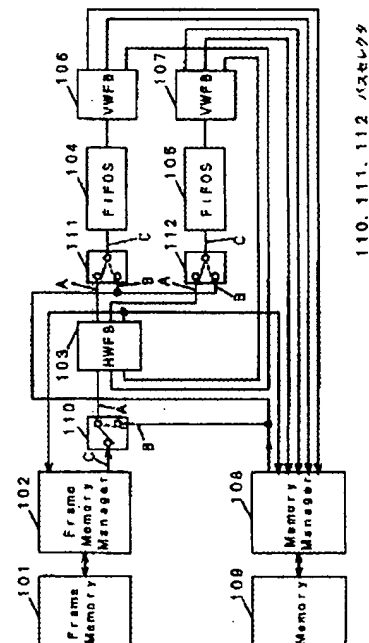
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 ウェーブレット変換装置

(57) 【要約】

【課題】 高速なウェーブレット変換を可能にするウェーブレット変換装置を提供することを目的とする。

【解決手段】 水平方向ウェーブレット変換処理部103と垂直方向ウェーブレット変換処理部106、107の間に、水平方向1ライン分のデータ数とおなじ長さを持ち、垂直方向ウェーブレット変換処理部106、107のフィルタと同じ数の複数のFIFOメモリーから成る水平・垂直配列変換部104を設け、それぞれのFIFOメモリーの出力タップから出力するデータを垂直方向ウェーブレット変換処理部のディジタルフィルタへ送るだけで、水平方向に並んだデータを垂直方向の配列に変換して垂直方向ウェーブレット変換を行うことが出来るので、水平方向にウェーブレット変換されたデータを一度外部メモリーに蓄えることなくウェーブレット変換が可能になる。



## 【特許請求の範囲】

【請求項1】入力された1画面分の画像データを蓄えるフレームメモリと、

前記フレームメモリ内に蓄えられている画像データのうち、水平方向に並んでいる画素データを順に読み出すフレームメモリマネージャーと、

前記フレームメモリマネージャーにより読み出された水平方向に並んだデータをローパスフィルターとハイパスフィルターによって2分の1に帯域を分割し、分割されたデータを2分の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を水平方向に多段階に周波数分割する水平方向ウェーブレット変換処理部と、

前記水平方向ウェーブレット変換処理部により周波数分割されたデータを垂直方向に配列させるためのFIFOメモリを備えた水平・垂直配列変換部と、

前記水平・垂直配列変換部により垂直方向に並べられたデータをローパスフィルターとハイパスフィルターによって2分の1に帯域を分割し、分割されたデータを2分の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を垂直方向に多段階に周波数分割する垂直方向ウェーブレット変換処理部と、  
前記水平方向ウェーブレット変換処理部および垂直方向ウェーブレット変換処理部により水平方向および垂直方向に周波数分割されたデータを蓄えるためのメモリとを有することを特徴とするウェーブレット変換装置。

【請求項2】水平・垂直配列変換部は、フレームメモリマネージャーによって読み出された水平方向1ライン分のデータ数とおなじ長さを持ち、垂直方向ウェーブレット変換処理部のフィルターのタップ数と同じ数の複数のFIFOメモリを備えたことを特徴とする請求項1記載のウェーブレット変換装置。

【請求項3】入力された1画面分の画像データを蓄えるフレームメモリと、

前記フレームメモリ内に蓄えられている画像データのうち、水平方向に並んでいる画素データを順に読み出すフレームメモリマネージャーと、

前記フレームメモリマネージャーにより読み出された水平方向に並んだデータをローパスフィルターとハイパスフィルターによって2分の1に帯域を分割し、分割されたデータを2分の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を水平方向に多段階に周波数分割する水平方向ウェーブレット変換処理部と、

前記水平方向ウェーブレット変換処理部により周波数分割されたデータを垂直方向に配列させるためのFIFOメモリを備えた水平・垂直配列変換部と、

前記水平・垂直配列変換部により垂直方向に並べられたデータをローパスフィルターとハイパスフィルターによって2分の1に帯域を分割し、分割されたデータを2分

の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を垂直方向に多段階に周波数分割する垂直方向ウェーブレット変換処理部と、

前記水平方向ウェーブレット変換処理部および垂直方向ウェーブレット変換処理部により水平方向および垂直方向に周波数分割されたデータを蓄えるためのメモリとを有し、

前記水平方向ウェーブレット変換処理部および前記垂直方向ウェーブレット変換処理部のローパスフィルター、ハイパスフィルターの入力部にバスセクタを設け、同時に各フィルターの定数を切替え可能に構成したことを特徴とするウェーブレット変換装置。

【請求項4】水平方向および垂直方向に周波数分割されたデータをシリアルに並べ替えた上で書き込むメモリのバス幅に等しいビット数ごとに区切って出力する機能と、メモリより読み出す場合にデータの種別により数バイト分のデータを読み出し、そのデータの種別に応じたビット幅のデータをウェーブレット変換処理部へ出力する機能を備えたメモリマネージャーを有することを特徴とする請求項1記載のウェーブレット変換装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像圧縮伸長技術、特にウェーブレット変換の際に使用するウェーブレット変換装置に関するものである。

【0002】

【従来の技術】画像や音声データを圧縮符号化する方式として、最近注目されているのがウェーブレット変換であり、ウェーブレット変換には2分割のサブバンドフィルターを用い、水平方向と垂直方向にそれぞれ2分割して得られた4つのサブバンドデータのうち水平・垂直ともに低周波成分を持つサブバンドデータを再帰的に周波数分解する方法である。

【0003】以下に従来のウェーブレット変換について説明する。図11は、従来のウェーブレット変換における2次元フィルタバンクの構造図、図12は同ウェーブレット変換装置のブロック図、図13は同ウェーブレット空間図である。

【0004】図11において、入力された画像データ201は、まず水平方向のローパスフィルター202とハイパスフィルター203に入力され、帯域を2分割され、2分の1ダウンサンプラー204、205によってデータ数が2分の1に間引かれる。これらの周波数分割されたデータをそれぞれ垂直方向のローパスフィルター206、208、ハイパスフィルター207、209に入力し、それぞれ2分の1ダウンサンプラー210～213を通すことによって、結果的には元の入力画像データを水平方向および垂直方向に4分割されたデータ214～217となり、これが1段階のウェーブレット変換を行った出力となる。水平方向および垂直方向のローパ

スフィルターを通したデータ214(L1)は元の画像データを4分の1に縮小した画像データとなり、2段階目のウェーブレット変換はこのデータ214(L1)について行われる。

【0005】図12は便宜上、3段階のウェーブレット変換を行なう場合の例を示す。図12のように水平方向および垂直方向に周波数分割を繰り返すことにより、図13のような帯域分割になる。

【0006】ウェーブレット逆変換については、図13中のL2の4つの領域のデータからL1のデータへと変換することにより低周波成分に高周波成分を重ねし、さらにL1の4つの領域のデータからL0のデータへと変換するという具合に段階的に解像度を向上させる。実際にはL2の4つの領域のデータを垂直方向逆ウェーブレット変換フィルタに入力し、その後、水平方向逆ウェーブレット変換フィルタに入力し、それぞれの出力データの和をとることによりL1のDC成分画像データを複号化することができる。以下、同様な処理を行うことにより、元の画像データを複号することができる。

【0007】

【発明が解決しようとする課題】しかしながら、前記のような従来の方法では水平方向にウェーブレット変換されたデータを垂直方向に並べ替えるためにそれらのデータを一度、外部メモリに蓄え、水平方向ウェーブレット変換が終了した後に、外部メモリから垂直方向に並んでいるデータを読み込んで、それらのデータを垂直方向ウェーブレット変換フィルタに入力して変換するため、水平方向および垂直方向にウェーブレット変換するのに外部メモリとのリードライトという作業が入るので、ウェーブレット変換に時間を要し、動画像等を扱う場合には1秒間のフレーム数が少なくなってしまう。

【0008】本発明は以上の問題点に鑑み、ウェーブレット変換において、水平方向ウェーブレットフィルタの後段に垂直方向ウェーブレット変換用FIFOメモリを接続することにより、高速なウェーブレット変換を可能にするウェーブレット変換装置を提供することを目的とする。

【0009】

【課題を解決するための手段】そこで本発明は、水平方向ウェーブレット変換処理部と垂直方向ウェーブレット変換処理部の間に複数のFIFOメモリから成る水平・垂直配列変換部を設け、それぞれのFIFOメモリの出力タップから出力するデータを垂直方向ウェーブレット変換処理部のディジタルフィルタへ送るよう接続したものであり、このFIFOメモリが水平方向に並んだデータを垂直方向配列に変換することとなり、水平方向にウェーブレット変換されたデータを一度外部メモリに蓄えることなく垂直方向のウェーブレット変換が行えるようにしたものである。

【0010】

【発明の実施の形態】請求項1に記載の発明は、入力された1画面分の画像データを蓄えるフレームメモリと、このフレームメモリ内に蓄えられている画像データのうち水平方向に並んでいる画素データを順に読み出すフレームメモリマネージャと、このフレームメモリマネージャにより読み出された水平方向に並んだデータをローパスフィルタとハイパスフィルタによって2分の1に帯域を分割し、分割されたデータを2分の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を水平方向に多段階に周波数分割する水平方向ウェーブレット変換処理部と、水平方向ウェーブレット変換処理部により周波数分割されたデータを垂直方向に配列させるためのFIFOメモリを備えた水平・垂直配列変換部と、この水平・垂直配列変換部により垂直方向に並べられたデータをローパスフィルタとハイパスフィルタによって2分の1に帯域を分割し、分割されたデータを2分の1に間引いてデータ量を削減していく処理を何段階か行うことにより1画面の画像を垂直方向に多段階に周波数分割する垂直方向ウェーブレット変換処理部と、水平方向ウェーブレット変換処理部および垂直方向ウェーブレット変換処理部により水平方向および垂直方向に周波数分割されたデータを蓄えるためのメモリとを備え構成であり、これにより、水平方向にウェーブレット変換されたデータを一度外部メモリに蓄えることなく垂直方向ウェーブレット変換へ移ることができ、高速に垂直方向ウェーブレット変換を行うことができる。

【0011】請求項3に記載の発明は請求項1に記載の構成に加えて、水平方向ウェーブレット変換処理部および垂直方向ウェーブレット変換処理部のローパスフィルタ、ハイパスフィルタの入力部にそれぞれバスセクタを設け、同時に各フィルタ一定数を切替えるように構成したものであり、これにより、同一モジュールでウェーブレット変換処理および逆ウェーブレット変換処理が可能となり、システムを小型化することができる。

【0012】請求項4の発明は請求項1に記載の構成に加えて、水平方向・垂直方向に周波数分割されたデータをシリアルに並べ替え、その後書き込むメモリのバス幅に等しいビット数ごとに区切って出力し、読み出しの場合にはデータの種類により数バイト分のデータを読み出し、そのデータの種類の応じたビット幅のデータをウェーブレット変換処理部へ出力するビット幅変換部を有するメモリマネージャを設けた構成であり、これにより、ウェーブレット変換されたデータのビット幅が変化した場合にも外部メモリの仕様を変える必要がなくなる。請求項3に記載の発明は、以下、本発明の実施の形態について図面を参照して説明する。

【0013】(実施の形態1)図1は本発明の一実施の形態におけるウェーブレット変換装置のブロック図である。図6は本実施の形態におけるウェーブレット変換装

置の水平方向ウェーブレット変換後のデータ図、図7は同ウェーブレット変換時の1ラインデータ処理後のFIFOメモリのデータ配列図、図8は同ウェーブレット変換時の3ラインデータ処理後のFIFOメモリのデータ配列図である。

【0014】図1において、101は入力された画像データの1画面分を蓄えておくフレームメモリである。102はフレームメモリ101に蓄えられている画像データをシステムクロックと同期させて次段の水平方向ウェーブレット変換処理部103に入力させ、またウェーブレット逆変換時にはウェーブレット逆変換されたデータをフレームメモリ101にシステムクロックに同期させて書き込むためのフレームメモリマネージャーである。

【0015】103はフレームメモリマネージャーにより読み出された画像データを受け、水平方向ウェーブレット変換を行うためのローパスフィルターおよびハイパスフィルターを有し、フィルタリング処理されたデータをそれぞれ2分の1に間引くダウンサンプラーを有した水平方向ウェーブレット変換処理部である。

【0016】104および105は、水平方向ウェーブレット変換処理部により水平方向に周波数分割され2分の1にデータ数を間引かれたデータを、垂直方向ウェーブレット変換処理部106、107に入力可能なデータ配列に変換する水平・垂直配列変換部である。水平・垂直配列変換部104、105は複数のFIFO（ファーストイン・ファーストアウト）メモリを備え、水平方向ウェーブレット変換処理部と垂直方向ウェーブレット変換処理部の間に配置されている。

【0017】水平・垂直配列変換部104、105は図7に示すように複数のFIFOメモリ（1001、1002、1003……）およびラッチ回路（1004、1005、1006……）から構成されている。FIFOメモリの数は垂直方向ウェーブレット変換処理部のフィルターと同じ数であり、各FIFOメモリは、水平方向1ライン分のデータ数とおなじ長さを持つ。ラッチ回路（1004、1005、1006……）はFIFOメモリの各々の出力タップに接続され、その数も垂直方向ウェーブレット変換処理部のフィルターと同じ数となる。各FIFOメモリの出力タップから出力されたデータはラッチ回路を経て垂直方向ウェーブレット変換処理部のディジタルフィルターにデータを送り込む。

【0018】106および107は垂直方向ウェーブレット変換を行うためのローパスフィルターおよびハイパスフィルターを有し、フィルタリング処理されたデータをそれぞれ2分の1に間引くダウンサンプラーを有した垂直方向ウェーブレット変換処理部である。垂直方向ウェーブレット変換処理部106は水平・垂直配列変換部104により垂直方向に並んだデータを受け、垂直方向ウェーブレット変換を行う。垂直方向ウェーブレット変

換処理部107は水平・垂直配列変換部105により垂直方向に並んだデータを受け、垂直方向ウェーブレット変換を行う。

【0019】109は周波数分割された各データを格納する外部メモリである。108は、各ウェーブレット変換処理部により周波数分割されたデータを外部メモリ109へ送り、また外部メモリ109からデータを読み出してビット分割するビット幅変換機能を備えたメモリマネージャーである。

【0020】データを外部メモリ109へ格納する場合、メモリマネージャー108は、水平方向ウェーブレット変換処理部103および垂直方向ウェーブレット変換処理部106、107により周波数分割されたそれぞれのデータをまずビット接続して、その後、外部メモリ109にアクセス可能なデータバス幅に区切ってデータを出力し、外部メモリ109へ送る。また外部メモリ109のデータを読み出す場合、メモリマネージャー108は外部メモリ109から低周波成分と高周波成分のデータをバイト単位で読み出し、それをビット分割して元の周波数分割されたデータに変換して出力する。

【0021】110、111、112はバスの切替を行うバスセクタである。バスセクタ110は、ウェーブレット変換1回目ではAとCが接続され、ウェーブレット変換2回目以降ではAとBが接続される。またバスセクタ111、112は、ウェーブレット変換時ではAとCが接続され、ウェーブレット逆変換時にはBとCが接続される。

【0022】以上のように構成されたウェーブレット変換装置のウェーブレット変換処理の動作を説明する。まず、図1において、フレームメモリ101内のデータはフレームメモリマネージャー102により水平方向に並んでいるデータが読み出され、バスセクタ110（ここではAとCが接続されている）を介して水平方向ウェーブレット変換処理部103に送られる。

【0023】水平方向ウェーブレット変換処理部103において水平方向に周波数分割され、2分の1にダウンサンプラーされる。ここでウェーブレット変換処理部により得られたデータは図6のようになっており、それらのデータが順次、バスセクタ111、112（AとCが接続されている）を介し、次段の水平・垂直配列変換部104、105に入力される。

【0024】このようにして、フレームメモリ内の画像データのうち、1ライン分（ここでは便宜上1ライン320データとする）のデータを処理した時のFIFOメモリの様子は図7のようになる。

【0025】以下、同様にして2ライン目、3ライン目の画像データを処理すると図8の様になり、各FIFOメモリの出力端には垂直方向に並んだデータが現れることになる。それらのFIFOメモリの出力を次段の

ウェーブレット変換処理部に順次、入力することにより、垂直方向に周波数分割され一回のウェーブレット変換処理が完了する。

【0026】(実施の形態2)実施の形態1における水平方向ウェーブレット変換処理部103および垂直方向ウェーブレット変換処理部106のローパスフィルター及びハイパスフィルターの入力部にそれぞれバスセレクトを設け、同時に各フィルター定数を切替えることにより、同一モジュールでウェーブレット変換処理および逆ウェーブレット変換処理が可能になる。図2はこのように構成したウェーブレット変換・逆変換処理部のブロック図であり、図1に示すウェーブレット変換処理部103、106を具体的に図2に示す構成としても良い。

【0027】図2において、501および502は、逆ウェーブレット変換処理においてウェーブレット変換により2分の1に間引かれたデータを元のデータ数に戻すために間引かれたデータの間にゼロの値を挿入するアップサンプラーである。503は水平方向に周波数分割するためのローパスフィルターであり、デジタルフィルターによって構成され、セレクト信号に従って各タップでの重み付け定数を切替えることによってフィルター定数を変えることが可能である。504は垂直方向に周波数分割するためのハイパスフィルターであり、デジタルフィルターによって構成され、セレクト信号に従って各タップでの重み付け定数を切替えることによってフィルター定数を変えることが可能である。

【0028】505および506は、ウェーブレット変換処理においてローパスフィルター503およびハイパスフィルター504によってフィルタリング処理されたデータを2分の1に間引くためのダウンサンプラーである。507および508はセレクト信号509を受けてウェーブレット変換時には図中のAとCのバスを接続し、ウェーブレット逆変換時には図中のBとCのバスを接続するバスセレクトである。

【0029】509はウェーブレット変換の場合およびウェーブレット逆変換の場合に応じて、バスセレクト507、508およびローパスフィルター503、ハイパスフィルター504の状態を切り替えるためのセレクト信号である。ローパスフィルター503およびハイパスフィルター504を構成するデジタルフィルターの各重み付け定数はこのセレクト信号509により切り換えられる。516は逆ウェーブレット変換の際に低周波成分と高周波成分を重ねるための加算手段である。

【0030】510および512はこの処理部で逆ウェーブレット変換されるデータが入力するデータバスであり、バスセレクト507、508のBとCが接続されている時にこのデータバス510、512から入力するデータはアップサンプラー501、502によって処理された上でローパスフィルター503とハイパスフィルター504に入力する。各フィルターより出力した低周波

成分と高周波成分のデータは加算手段516によって重ねられ、出力される(605)。

【0031】511はこの処理部でウェーブレット変換されるデータが入力するデータバスであり、バスセレクト507、508のAとCが接続されている時にデータバス511から入力するデータは直接ローパスフィルター503とハイパスフィルター504に入力する。各フィルターより出力したデータはダウンサンプラー505、506によって処理された上で出力される(604、606)。

【0032】図3は、本発明の実施の形態2におけるウェーブレット変換・逆変換処理部と水平・垂直配列変換部の関係を示すブロック図である。図3において、602は水平方向にウェーブレット変換されたデータを垂直方向に配列するための水平・垂直配列変換部である。603は水平・垂直配列変換部602の後段に配置されたウェーブレット変換・逆変換処理部であり、図2に示すものである。601は水平方向にウェーブレット変換されたデータ、604および606は垂直方向にウェーブレット変換されたデータである。また605はウェーブレット逆変換されたデータである。

【0033】図4は、図3中の水平・垂直配列変換部603を示したブロック図であり、図1に示す水平・垂直配列変換部104、105を具体的に図4に示す構成としても良い。図4において、701は水平方向にウェーブレット変換されたデータである。702は入力された画像データを順次、1ライン毎に蓄えていくFIFOメモリー部である。703はFIFOメモリーの長さを、図13のように帯域分割されたL1、L2、L3の1ラインのデータ数と等しくなるように制御するためのFIFOビット幅コントローラ部である。

【0034】704は逆ウェーブレット変換の際に図3中のウェーブレット変換・逆変換部のLPFに入力するデータのみを選別するためのラッチ部である。705は逆ウェーブレット変換の際にラッチから取り出される低周波成分データである。706はウェーブレット変換の際のデータ、または逆ウェーブレット変換の際の高周波成分データである。

【0035】図5は、メモリーマネージャー内のビット幅変換部のブロック図であ、図1に示すメモリーマネージャー108のビット幅変換部は具体的に図5に示す構成としても良い。図5において、801はメモリーに対するデータバス、802は8ビットのデータを一時的に蓄えておくためのラッチ部、803はメモリーからの入力データを8ビットずつに分割して出力するためのバスセレクト、804はバスセレクト803からのデータを順次、8ビットずつレジスタに出力するためのバスセレクト、805はデータを一時的に蓄えておくためのレジスタ、806はウェーブレットのデータバスである。

【0036】ウェーブレット変換されたデータのビット

幅は一般にフィルターの積和演算によりウェーブレット変換前よりも大きくなり、また量子化の際の量子化定数によっても変化するため、メモリーマネージャ108内のビット幅変換部によって水平方向および垂直方向に周波数分割されたデータをシリアルに並べ替え、書き込むメモリーのバス幅に等しいビット数ごとに区切って出力することにより、内部で処理されるデータのビット幅が変化した場合にも外部メモリーの仕様を変える必要がなくなる。また外部メモリーから読み出す場合は、データの種類により数バイト分のデータを読み出し、そのデータの種類の応じたビット幅のデータをウェーブレット変換処理部へ出力する。

【0037】以上のウェーブレット変換・逆変換処理部および水平・垂直配列変換部を本願発明のウェーブレット変換装置に用いた場合のウェーブレット変換処理の動作を図を参照して説明する。まず、図1において、フレームメモリー101内のデータはフレームメモリーマネージャ102により水平方向に並んでいるデータが読み出され、バスセクタ110（ここではAとCが接続されている）を介して図2に示されるウェーブレット変換・逆変換処理部のデータバス511に送られる。

【0038】図2のウェーブレット変換・逆変換処理部へ送られてきたデータは、バスセクタ507、508（AとCが接続されている）を介してそれぞれLPF503とHPF504に入力され、水平方向に周波数分割され、2分の1にダウンサンプラされる。このウェーブレット変換により得られたデータは図6のようになっており、それらのデータが順次、バスセクタ111、112（AとCが接続されている）を介し、次段のFIFOメモリーに入力される。

【0039】このようにして、フレームメモリー内の画像データのうち、1ライン分（ここでは便宜上1ライン320データとする）のデータを処理した時のFIFOメモリーの様子は図7のようになる。以下、同様にして2ライン目、3ライン目の画像データを処理すると図8の様になり、各FIFOメモリーの出力端には垂直方向に並んだデータが現れることになる。それらのFIFOメモリーの出力を次段のウェーブレット変換処理部に順次、入力することにより、垂直方向に周波数分割され一回のウェーブレット変換処理が完了する。

【0040】水平方向および垂直方向にウェーブレット変換処理されたデータはメモリーマネージャ108に入力され、データバス806を介してレジスタ805に蓄えられる。その後、バスセクタ804により上位から8ビットずつのパケットデータに分けられる。

【0041】次に、バスセクタ803により、接続されるメモリーのビット幅に応じてラッチ部802を用いてデータバス801に出力する。例えば、メモリーが16ビットの場合、バスセクタ803はまず、ラッチ802にデータを送り、ラッチした後にセクタをデータ

バス側に切替えることにより、上位16ビットにデータが出力される。

【0042】次に、2回目以降のウェーブレット変換について説明する。ウェーブレット変換の2回目以降の変換では、図1のバスセクタ110はAとBが接続される。外部メモリー109に蓄えられているウェーブレットデータのうち、DC成分データLOLを読み出し、バスセクタ803、804およびレジスタ805を介してバスセクタ110に入力される。その際、バスセクタ110はAとBが接続されているので、それらのデータは水平方向ウェーブレット変換処理部103へ送られる。以後は1回目のウェーブレット変換処理の場合と同様にしてウェーブレット変換が行われる。

【0043】次に、逆ウェーブレット変換処理について説明する。図9は本実施の形態におけるウェーブレット変換装置において、ウェーブレット逆変換時の1ラインデータ処理後のFIFOメモリーのデータ配列図、図10は同ウェーブレット逆変換時のFIFOメモリーのデータ配列図である。なお、逆ウェーブレット変換処理ではバスセクタ110のAとBが接続され、バスセクタ111、112のBとCが接続される。また図2におけるセクタ507、508のBとCが接続される。

【0044】ウェーブレット変換済みのデータ外部はメモリー109に蓄えられているのでメモリーマネージャ108を通してLL、LH、HL、HHデータを順に読み出す。それらのデータはバスセクタ111、112（BとCが接続されている）を介してLLとLHデータは水平・垂直配列変換部104に、HLとHHデータは水平・垂直配列変換部105にそれぞれ入力される。ここでは便宜上LHとLLデータについて説明する。

【0045】外部メモリー109内の1ライン分のデータを読み出した時のFIFOメモリーの様子を図9に示す。この時、各FIFOメモリーの出力LLデータをラッチ部704によりラッチする。

【0046】次のデータが一つ入力されると今度は各FIFOにはLHデータが出力されることになる。これらのラッチされたデータ出力705をウェーブレット逆変換処理部のLPF503側に、FIFOメモリーからのデータ出力706をウェーブレット逆変換処理部のHPF504側に入力することにより垂直方向の逆ウェーブレット変換処理が行われる。

【0047】このようにして垂直方向に逆ウェーブレット変換されたデータは今度は水平方向に逆ウェーブレットするために高周波成分はデータバス512に、低周波成分はデータバス510に入力される。

【0048】その後、バスセクタ507、508（BとCが接続されている）を介し、低周波成分はLPF503、高周波成分はHPF504を通り、次いで低周波成分と高周波成分は加算手段516によって重ね合わされて605のバスに出力される。これまでが1段の逆ウ



ウェーブレット処理である。それらのデータはメモリーマネージャ108を通して外部メモリー109に蓄えられる。以下、同様にして2段、3段の逆ウェーブレット変換処理が行われ、元の画像データが復元される。

【0049】

【発明の効果】以上説明したように本発明によれば、1回の外部メモリーとのアクセスだけで2次元のウェーブレット変換が行えるので高速なウェーブレット変換処理が可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態におけるウェーブレット変換装置のブロック図

【図2】本発明の実施の形態2におけるウェーブレット変換装置のウェーブレット変換・逆変換処理部のブロック図

【図3】本発明の実施の形態2におけるウェーブレット変換装置のウェーブレット変換・逆変換処理部と水平・垂直配列変換部の関係を示すブロック図

【図4】本発明の実施の形態におけるウェーブレット変換装置の水平・垂直配列変換部のブロック図

【図5】本発明の実施の形態におけるウェーブレット変換装置のビット幅制御部のブロック図

【図6】本発明の実施の形態におけるウェーブレット変換装置の水平方向ウェーブレット変換後のデータ図

【図7】本発明の実施の形態におけるウェーブレット変換装置のウェーブレット変換時の1ラインデータ処理後のFIFOメモリーのデータ配列図

【図8】本発明の実施の形態におけるウェーブレット変換装置のウェーブレット変換時の3ラインデータ処理後のFIFOメモリーのデータ配列図

【図9】本発明の実施の形態におけるウェーブレット変換装置のウェーブレット逆変換時の1ラインデータ処理後のFIFOメモリーのデータ配列図

【図10】本発明の実施の形態におけるウェーブレット

変換装置のウェーブレット逆変換時のFIFOメモリーのデータ配列図

【図11】従来のウェーブレット変換における2次元フィルタバンクの構造図

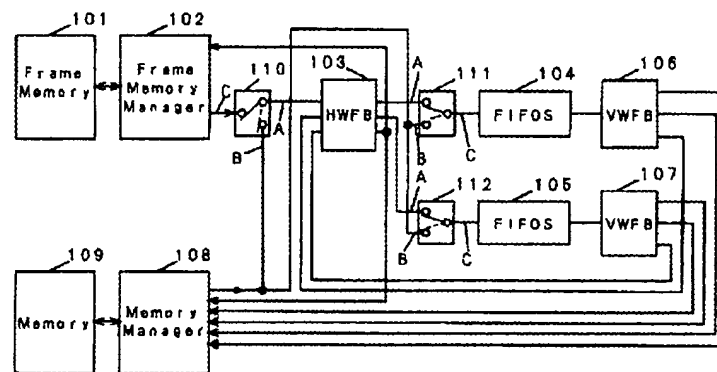
【図12】従来のウェーブレット変換装置のブロック図

【図13】従来のウェーブレット空間図

【符号の説明】

- 101 フレームメモリー
- 102 フレームメモリーマネージャ
- 103 水平方向ウェーブレット変換処理部
- 104, 105 水平・垂直配列変換部
- 106, 107 垂直方向ウェーブレット変換処理部
- 108 メモリーマネージャ
- 109 外部メモリー
- 110, 111, 112 バスセクタ
- 501, 502 アップサンプラー
- 503 ローパスフィルタ (LPF)
- 504 ハイパスフィルタ (HPF)
- 505, 506 ダウンサンプラー
- 507, 508 バスセクタ
- 602 水平・垂直配列変換部
- 603 ウェーブレット変換・逆変換処理部
- 604 ウェーブレットのデータ (低周波成分)
- 605 ウェーブレットの逆変換データ
- 606 ウェーブレットのデータ (高周波成分)
- 702 FIFOメモリー部
- 703 FIFOビット幅コントローラ部
- 704 ラッチ部
- 801 外部メモリー用のデータバス
- 802 ラッチ部
- 803, 804 バスセクタ
- 805 レジスタ
- 806 ウェーブレットのデータバス

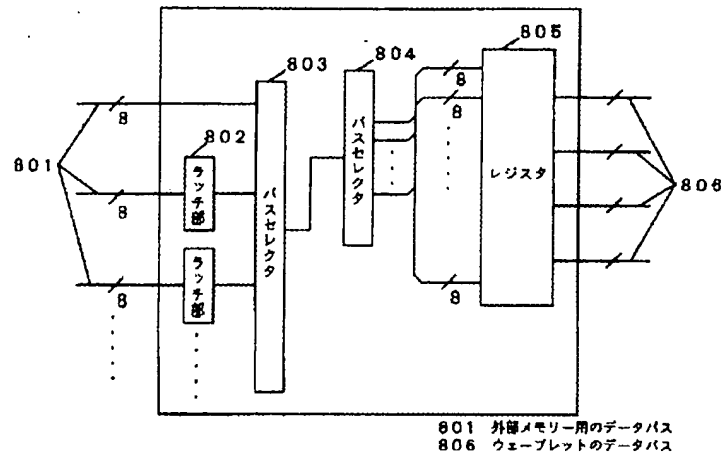
【図1】



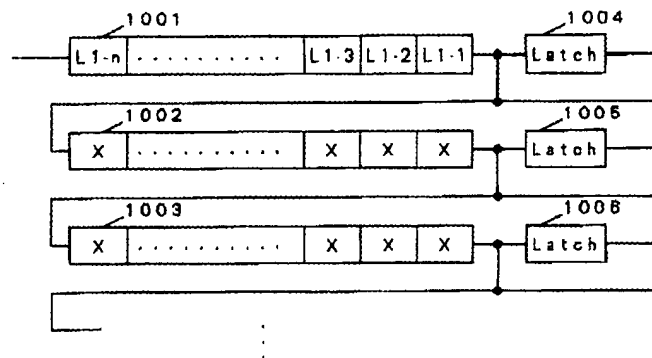
110, 111, 112 バスセクタ



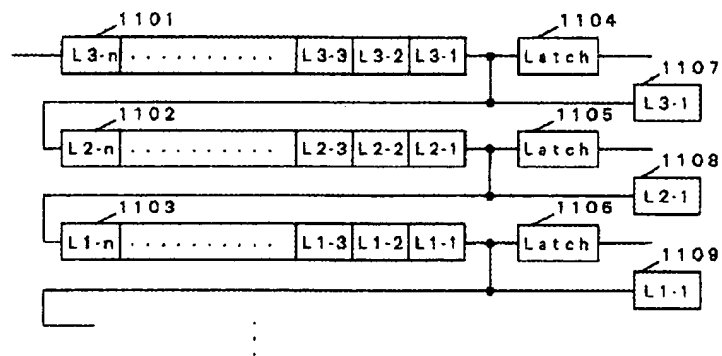
【図5】



【図7】



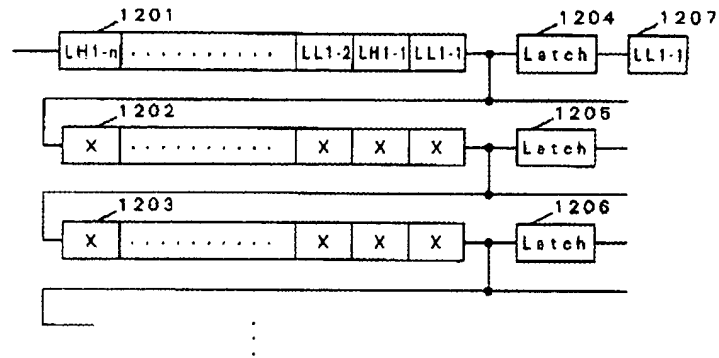
【図8】



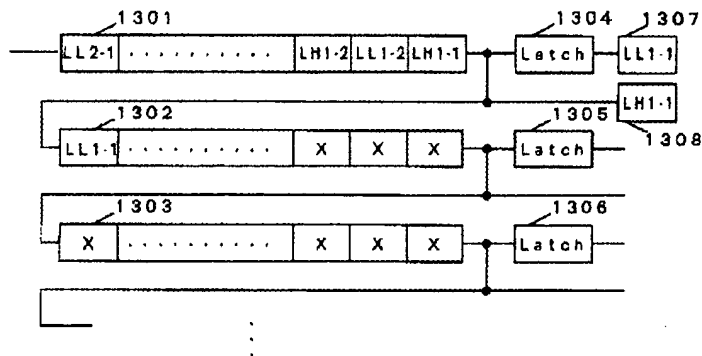
(10)

特開平10-283342

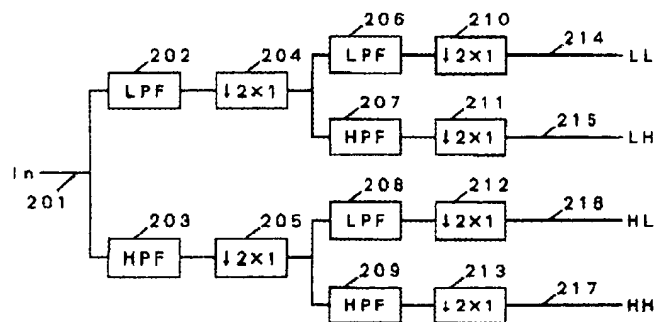
【図9】



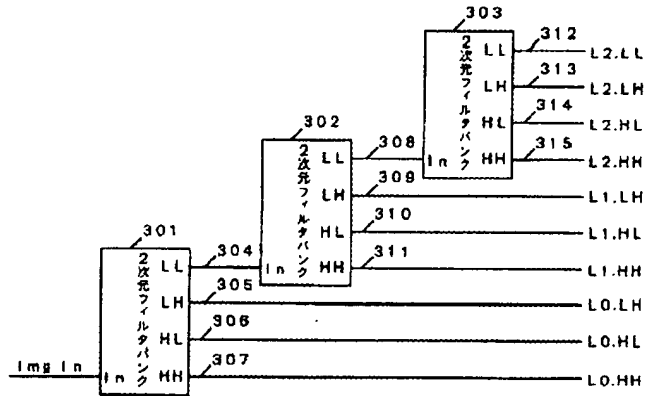
【図10】



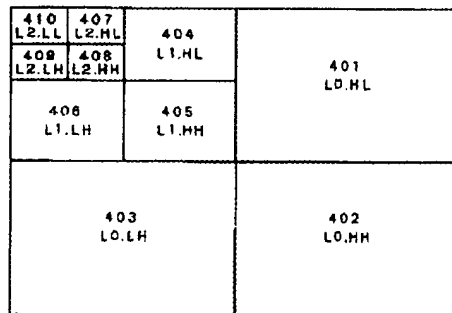
【図11】



【図12】



【図13】



**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**